

HARDWARE
FLÁVIO BRAGANÇA
28/11/22
EXPLICADORES.NET

Detecção e correção de erros

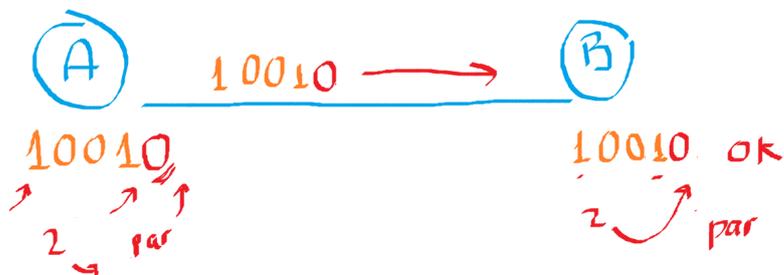
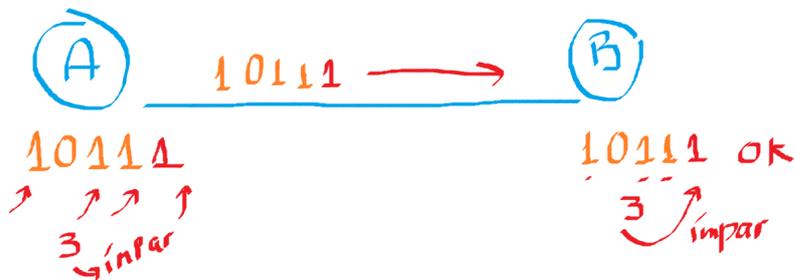
- PARIDADE
- REPETIÇÃO
- CÓDIGO DE CORREÇÃO DE ERROS
- SOMA DE VERIFICAÇÃO
- VERIFICAÇÃO CÍCLICA DE REDUNDÂNCIA

Paridade

O sistema de paridade adiciona um bit a mais a cada grupo de dados. O valor deste bit irá variar de acordo com o número de bits 1 do número transmitido ou armazenado. Onde se a quantidade de bits 1 for par o bit de paridade será 0 e se a quantidade de bits 1 for ímpar o bit de paridade será 1.

Quando a transmissão termina os bits são comparados para saber se houve alguma falha.

- **SOMENTE DETECTAR FALHAS;**
- **COLOCANDO UM BIT ADICIONAL;**
- **CONTADOS OS BITS 1**
 - SE A QUANTIDADE DE BITS 1 FOR PAR SE ACRESCENTA 0;
 - SE A QUANTIDADE DE BITS 1 FOR ÍMPAR SE ACRESCENTA 1;



VERIFICANDO SE A PARIDADE ESTÁ CORRETA



(21) 99461-8818
(21) 97894-7490



EXPLICADORESNET

WWW.EXPLICADORES.NET.BR

101010101 → PARIDADE ERRADA
101010010 → PARIDADE CERTA
111110010 → PARIDADE CERTA
100101111 → PARIDADE CERTA

Repetição

Esta técnica consiste simplesmente em transmitir o mesmo dado várias vezes e comparar os valores. Esta técnica é chamada de repetição ou redundância.

- OS DADOS SÃO ENVIADOS VÁRIAS VEZES;
- OS DADOS RECEBIDOS SÃO COMPARADOS;
- SE FOREM IGUAIS OK
- SE FOREM DIFERENTES REPETE;
- **SOMENTE DETECTA O ERRO, NÃO CORRIGE;**

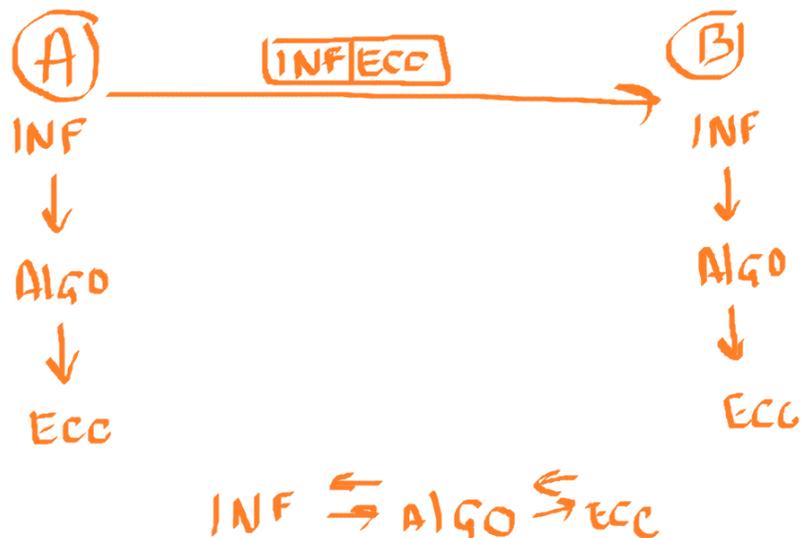
Código de correção de erros (ECC)

Existem vários algoritmos avançados para correção e detecção de erros um deles é o algoritmo de ECC (Error Correction Code).

Utilizado normalmente em memórias RAM para servidores e memórias do tipo flash (particularmente em memórias SSD), utilizando um algoritmo chamado código Hamming.

Além de identificar erros, o código de correção de erros pode corrigir erros também.

- **DETECTA E CORRIGE ERROS;**
- UTILIZADA EM RAM E SSD;
- ALGORITMO HAMMING;



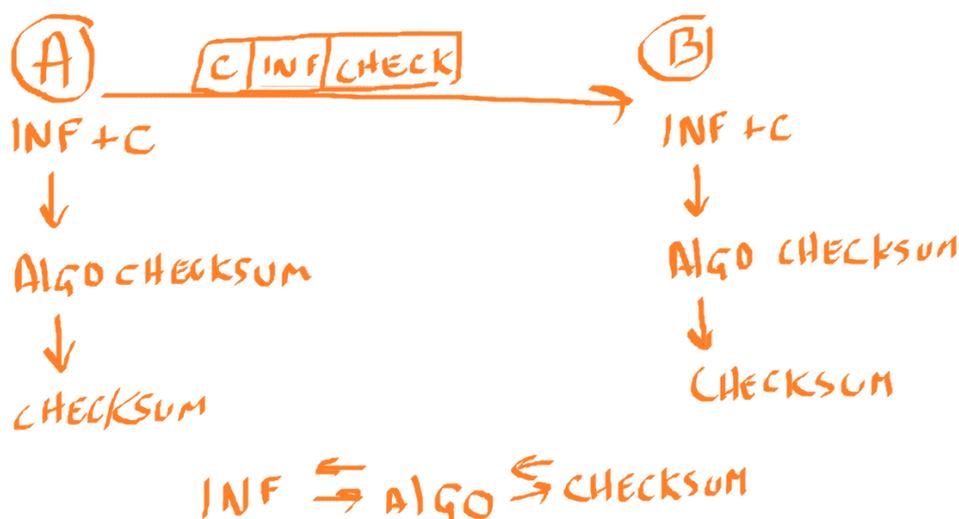
Soma de verificação

Uma maneira também muito utilizada para corrigir e detectar erros é a chamada soma de verificação, onde a cada X dados transmitidos, enviar um código de verificação (checksum).

Além dos dados a serem transmitidos e o valor da soma de verificação, é normalmente enviado um cabeçalho contendo informações de controle. A esse conjunto dá-se o nome de pacote de dados.

Cabeçalho	Dados	Checksum
-----------	-------	----------

- **DETECTA E CORRIGE FALHAS;**
- **POSSUI UM CABEÇALHO;**
- **TRANSMISSÕES DE DADOS;**
- **DISQUETES E HDS;**



Verificação cíclica de redundância

Mais conhecida como CRC (Cyclical redundancy check). Funciona de maneira similar a soma e verificação, porém em vez de ser feita a soma, é feita uma divisão por polinômio aos dados sendo transmitidos ou armazenados.

- **DETECTA E CORRIGE ERROS;**
- **NORMALMENTE UTILIZADA EM MÍDIA ÓPTICAS (CD / DVD / BLURAY);**
- **ALGORITMO DE CRC;**

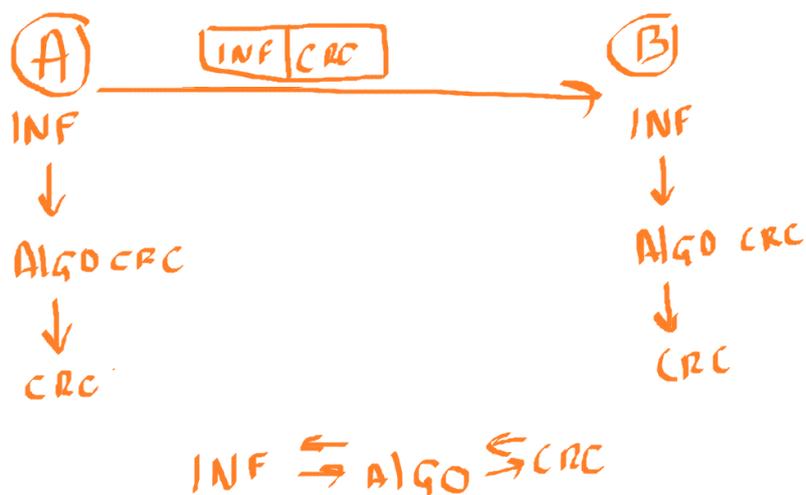


(21) 99461-8818
(21) 97894-7490



EXPLICADORESNET

WWW.EXPLICADORES.NET.BR



Taxa de transferência

A taxa de transferência mede a quantidade de dados que é transferida em uma quantidade específica de tempo. Em outras palavras, mede a velocidade da transmissão de dados.

A largura de banda (ou taxa de transferência máxima teórica) de transmissão em série é dada pela fórmula:

Largura de banda = clock X número de bits por pulso de clock

A largura de banda de transmissão em paralelo é dada pela fórmula:

Largura de banda = (clock X número de bits por pulso de clock)/8

TRANSMISSÃO EM SÉRIE (bps)

A 10100101 B

CLOCK / FREQUÊNCIA : 100 MHZ

BITS : 8bits

TT = FREQ x QTD BITS

TT = 100 000 000 X 8

TT = 800 000 000

TT = 800 Mbps



(21) 99461-8818
(21) 97894-7490



EXPLICADORESNET

WWW.EXPLICADORES.NET.BR

TRANSMISSÃO EM PARALELO (B/S)

A	B
1	
0	
1	
0	
1	
0	
1	
0	

CLOCK / FREQUÊNCIA : 200 MHZ

BITS : 16bits

$$TT = \frac{\text{FREQ X QTD BITS}}{8}$$

$$TT = \frac{200\,000\,000 \times 16}{8}$$

$$TT = \frac{3200\,000\,000}{8}$$

$$TT = 400\,000\,000$$

$$TT = 400 \text{ MB/S}$$

NIBBLE	→ 4 BITS
BYTE	→ 8 BITS
WORD	→ 16 BITS
DOUBLE WORD	→ 32 BITS
QUAD WORD	→ 64 BITS



(21) 99461-8818
(21) 97894-7490



EXPLICADORESNET

WWW.EXPLICADORES.NET.BR

PROCESSADORES

Introdução

O processador, também chamado de microprocessador, CPU (Central Processor Unit) ou UCP (Unidade Central de Processamento), é um circuito integrado capaz de processar dados do computador.

UCP → UNIDADE CENTRAL DE PROCESSAMENTO

CPU → CENTRAL PROCESSOR UNIT

O modelo de Von Neumann

CRIOU O MODELO DE COMPUTADOR UTILIZADO ATÉ HOJE;

Praticamente todos os processadores modernos seguem um modelo criado por Von Neumann em 1945 quando estava desenvolvendo um computador chamado **EDVAC**. Este modelo também pode ser chamado de computador de programa armazenado. A principal característica deste modelo é a programação do processador através de instruções dadas a ele através de programas.

Este modelo é constituído dos seguintes componentes:

- **CENTRAL ARITMÉTICA;**
- **CENTRAL DE CONTROLE;**
- **MEMÓRIA;**
- **MEIO EXTERNO DE GRAVAÇÃO;**
- **ENTRADA (INPUT);**
- **SAÍDA (OUTPUT);**

→ **Central Aritmética:** É a unidade responsável pelos cálculos, também conhecida como unidade lógica e aritmética ou ULA, unidade de inteiros se for capaz somente de executar cálculos com valores inteiros e unidade de ponto flutuante se possuir a capacidade de executar cálculos com números reais.

- **ULA → UNIDADE LÓGICA E ARITMÉTICA;**
- **UAL → UNIT ARITHMETICAL LOGIC;**
- **CÁLCULOS LÓGICOS (V OU F) E ARITMÉTICOS (+ - / *);**
- **TIPOS:**
- **UNIDADE DE PONTO FLUTUANTE → NÚMEROS COM VÍRGULA;**
- **UNIDADE DE INTEIROS → NÚMEROS INTEIROS;**

→ **Central de controle (CC):** Usada para buscar instruções na memória e interpretá-las (decodificá-las), isto é, converter instruções em sinais de controle que vão ativar/desativar outras partes do processador.

- **UC → UNIDADE DE CONTROLE;**
- **CU → CONTROL UNIT;**
- **DECODIFICAÇÃO DE INSTRUÇÕES;**
- **PARTE MAIS COMPLEXA DO PROCESSADOR;**
- **RESPONSÁVEL POR INFORMAR DE ONDE VEM E PARA ONDE VÃO OS DADOS;**



(21) 99461-8818
(21) 97894-7490

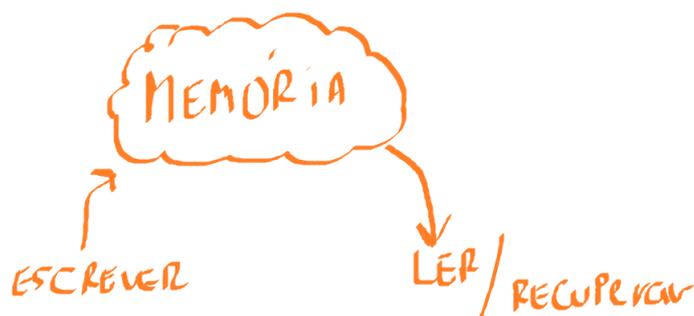


EXPLICADORESNET

WWW.EXPLICADORES.NET.BR

- **Memória (M)** : Possui duas funções:
- **Armazenar dados** necessários para a execução de instruções;
- **Armazenar a sequência de instruções** (programa) a serem executadas e seus respectivos dados, se existentes.
- Recuperar os dados;

- ARMAZENAR NA MEMÓRIA → ESCREVER;
- LER NA MEMÓRIA → RECUPERAR;



→ **Meio externo de gravação (R)**: É o que chamamos atualmente de dispositivos de entrada e saída.

- **MEIO DE GRAVAÇÃO FORA DO PROCESSADOR**;
- **HD, SSD**;

→ **Entrada (I, Input)** : Caminho para a conexão do meio externo de gravação à central de controle de memória.

- **DISPOSITIVOS DE ENTRADA**;

→ **Saída (O, Output)** : Caminho para a conexão central de controle e da memória ao meio externo de gravação.

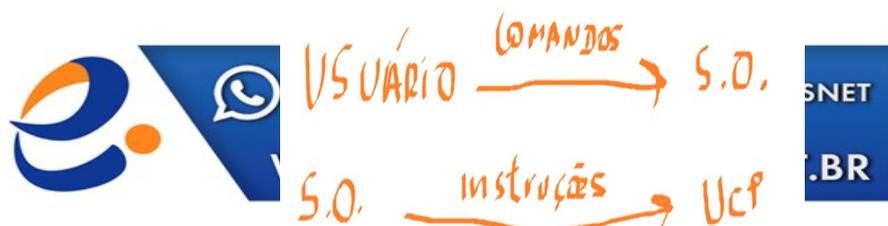
- **DISPOSITIVOS DE SAÍDA**;

Instruções

São números que possuem um significado particular para o processador. Este significado varia de acordo com a linha de processadores.

Todo processador possui um conjunto de instruções, que é justamente uma lista contendo as instruções que o processador possui e seu código. O conjunto de instruções utilizados pelos PCs é conhecido como X86 ou X87.

- **AS INSTRUÇÕES SÃO FINITAS**;
- **JÁ VEM COM O PROCESSADOR**;
- **AS INSTRUÇÕES QUE O PROCESSADOR COMPREENDE SE CHAMAM CONJUNTO DE INSTRUÇÕES**;
- **X86, X87, X64 SÃO EXEMPLOS DE CONJUNTOS DE INSTRUÇÕES**;
- **COM A EVOLUÇÃO DOS PROCESSADORES NOVAS INSTRUÇÕES SÃO ACRESCENTADAS AO PROCESSADOR**;



comando \longrightarrow n instruções

Linguagem de programação

Um programa ou código é uma sequência de instruções .

Linguagem de máquina ou linguagem de baixo nível \rightarrow Linguagem que o processador é capaz de compreender . Como por exemplo a linguagem Assembly.
 \rightarrow CÓDIGOS EM HEXADECIMAL;

Linguagem de alto nível \rightarrow Linguagens de programação mais fáceis de serem utilizadas, mas não entendidas pelo processador, linguagens de alto nível devem ser convertidas para linguagens de baixo nível para que o processador as compreenda.
 \rightarrow TRABALHAM COM COMANDOS (JAVA, VB, DELPHI)

CISC E RISC

Há duas **categorias** básicas de conjunto de instruções:

- \rightarrow CISC
- \rightarrow RISC

CISC

- \rightarrow Complex Instruction Set Computing;
- \rightarrow Computação utilizando conjunto complexo de instruções;
- \rightarrow Instruções que não tem tamanho padronizado, AS INSTRUÇÕES DO TIPO CISC SÃO DE TAMANHO DIFERENTE;
- \rightarrow Por serem complexas precisam ser divididas em diversas etapas internas dentro do processador, chamadas de microcódigo (SOFTWARE).



- \rightarrow AO QUEBRAR AS INSTRUÇÕES EM INSTRUÇÕES MENORES ATRAVÉS DO MICROCÓDIGO, O PROCESSADOR PERDE TEMPO;
- \rightarrow As instruções X86 são do tipo CISC.
- \rightarrow SEU PC É CISC;



(21) 99461-8818
(21) 97894-7490



EXPLICADORESNET

WWW.EXPLICADORES.NET.BR

→ **RISC**

- Reduced instruction Set Computing
- Computação com conjunto de instruções reduzido.
- Possuem tamanho padronizado;
- AS INSTRUÇÕES SÃO EXECUTADAS DIRETAMENTE NO HARDWARE, SEM A NECESSIDADE DO MICROCÓDIGO;
- MAIS RÁPIDAS
- São sempre executadas na mesma quantidade de tempo;
- Por serem simples necessitam de mais instruções para terem o mesmo resultado final.
- APPLES;

Tempo de execução

O tempo de execução de uma instrução é medido em ciclos de máquina, isto é, pulsos de clock (clock interno do processador).

- **CLOCK DO PROCESSADOR (2.4 GHZ);**
- **QUANTIDADE DE NÚCLEOS (2 / 4 / 8 / 16 / 32);**
- **NÚCLEOS (PROCESSADORES DENTRO DE OUTROS PROCESSADORES)**
- **8 NÚCLEOS (1 CHIP TEMOS 8 PROCESSADORES)**

EXEMPLOS:

4 NÚCLEOS 2.4GHZ

4 X 2 400 000 000

9 600 000 000 INSTRUÇÕES POR SEGUNDO
(MAIS RÁPIDO)

6 NÚCLEOS 1.5GHZ

6 X 1 500 000 000

9 000 000 000 INSTRUÇÕES POR SEGUNDO
(MAIS LENTO)



(21) 99461-8818
(21) 97894-7490



EXPLICADORESNET

WWW.EXPLICADORES.NET.BR